

DIALOG(R)File 352:Derwent WPI

(c) 2004 Thomson Derwent. All rts. reserv.

012694234 \*\*Image available\*\*

WPI Acc No: 1999-500343/199942

Related WPI Acc No: 2002-118628

XRPX Acc No: N99-373501

High resolution active matrix type semiconductor display device -  
consists of thin film transistor made of silicon which is crystallized by  
laser scanning which is done at 45 degree to direction of TFT carrier  
movement

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEMI); YAMAZAKI S (YAMA-I)

Inventor: YAMAZAKI S

Number of Countries: 002 Number of Patents: 004

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11214700	A	19990806	JP 9826592	A	19980123	199942 B
US 6246387	B1	20010612	US 99233442	A	19990120	200135
US 20010024185	A1	20010927	US 99233442	A	19990120	200159
			US 2001847303	A	20010503	
US 6496171	B2	20021217	US 99233442	A	19990120	200307
			US 2001847303	A	20010503	

Priority Applications (No Type Date): JP 9826592 A 19980123

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11214700	A	12	H01L-029/786	
US 6246387	B1		G09G-003/36	
US 20010024185	A1		G09G-003/36	Div ex application US 99233442
				Div ex patent US 6246387
US 6496171	B2		G09G-003/36	Div ex application US 99233442
				Div ex patent US 6246387

Abstract (Basic): JP 11214700 A

NOVELTY - The shift register (107) in the gate side consists of many thin film transistors (TFT) made of silicon. The silicon film is crystallized by the scanning action of linear laser. The direction of movement of TFT carrier is at 45 degree angle to the slanting direction of laser. DETAILED DESCRIPTION - The gate shift register (107) has a buffer (108) connected to gate signal. The source shift register (101) has analog switch (104) of buffer (102) connected to source signal.

USE - For producing high resolution active matrix type semiconductor display.

ADVANTAGE - Image irregularity of active matrix type semiconductor display is prevented as the variations in characteristics of analog switch and buffer are minimized by providing the laser scanning direction at 45 degree angle to direction of TFT carrier movement, thus achieving high resolution active matrix. DESCRIPTION OF DRAWING(S) - The figure shows schematic diagram of active matrix type liquid crystal display device. (101) Source shift register; (102) Buffer; (104) Analog switch; (107) Gate shift register; (108) Buffer.

Dwg.1/9

Title Terms: HIGH; RESOLUTION; ACTIVE; MATRIX; TYPE; SEMICONDUCTOR;  
DISPLAY ; DEVICE; CONSIST; THIN; FILM; TRANSISTOR; MADE; SILICON;  
CRYSTAL; LASER; SCAN; DEGREE; DIRECTION; TFT; CARRY; MOVEMENT

Derwent Class: P81; P85; U14

International Patent Class (Main): G09G-003/36; H01L-029/786

International Patent Class (Additional): G02F-001/133; G02F-001/136;

G09F-009/33; H01L-021/336

File Segment: EPI; EngPI

DIALOG(R)File 347:JAPIO

(c) 2004 JPO & JAPIO. All rts. reserv.

06273112      \*\*Image available\*\*

SEMICONDUCTOR DISPLAY DEVICE

PUB. NO.:      **11-214700** [JP 11214700 A]

PUBLISHED:      August 06, 1999 (19990806)

INVENTOR(s): YAMAZAKI SHUNPEI

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD

APPL. NO.:      10-026592 [JP 9826592]

FILED:          January 23, 1998 (19980123)

INTL CLASS:      H01L-029/786; G02F-001/133; G02F-001/136; G09F-009/33;  
H01L-021/336

#### ABSTRACT

**PROBLEM TO BE SOLVED:** To provide an active matrix type semiconductor device having no image irregularities.

**SOLUTION:** An analog switch 104 and a buffer 102 of a drive circuit are constituted and a plurality of analog switches and buffers that are constituted of TFTs with a small channel width are connected in parallel, and the traveling direction of the carriers of a plurality of TFTs and the scanning direction of a linear laser 409 that is used when crystallizing laser are inclined, thus capable of reducing the scattering of the characteristics of the analog switch and the buffer, of suppressing deterioration, and hence of achieving an active matrix type semiconductor device with less image irregularities.

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-214700

(43)公開日 平成11年(1999)8月6日

(51)Int.Cl. <sup>4</sup>	識別記号	F I
H 0 1 L 29/786		H 0 1 L 29/78
G 0 2 F 1/133	5 5 0	G 0 2 F 1/133
	5 0 0	1/136
G 0 9 F 9/33		G 0 9 F 9/33
H 0 1 L 21/336		H 0 1 L 29/78
		6 1 2 C
		5 5 0
		5 0 0
		K
		6 2 7 G
審査請求 未請求 請求項の数6 F D (全 12 頁)		

(21)出願番号 特願平10-26592

(22)出願日 平成10年(1998)1月23日

(71)出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72)発明者 山崎 舜平

神奈川県厚木市長谷398番地 株式会社半

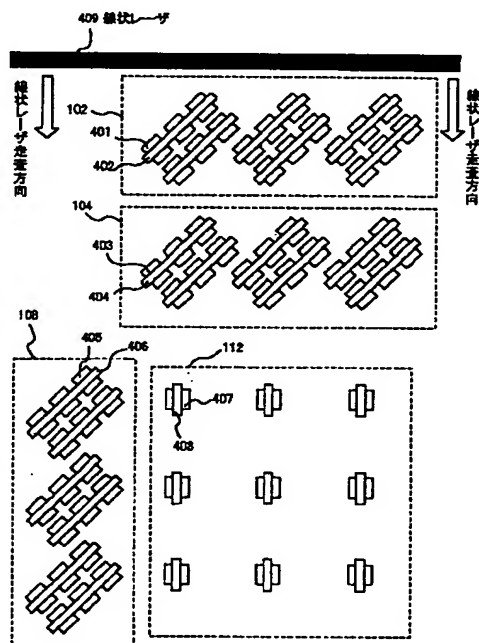
導体エネルギー研究所内

(54)【発明の名称】 半導体表示装置

(57)【要約】

【課題】 画像むらのないアクティブマトリクス型の半導体装置を提供すること。

【解決手段】 駆動回路のアナログスイッチやバッファをそれぞれ、チャネル幅の小さなTFTで構成された複数のアナログスイッチやバッファを並列に接続した構成とし、かつこれらの複数のTFTのキャリアの移動方向と、レーザ結晶化させる時に用いる線状レーザの走査方向とを斜めにする。こうすることによって、アナログスイッチやバッファの特性のばらつきを減少させ、かつ劣化を抑えることができ、画像むらのないアクティブマトリクス型の半導体装置が実現される。



## 【特許請求の範囲】

## 【請求項1】画素マトリクス回路と、

ソース信号線側駆動回路と、  
ゲイト信号線側駆動回路と、を備えた半導体表示装置であって、

前記ソース信号線側駆動回路は、バッファとソース信号線に直接接続されたアナログスイッチとを有しており、前記バッファは $x$ 個（ $x$ は2以上の整数）のバッファを並列に接続して構成され、前記アナログスイッチは、 $y$ 個（ $y$ は2以上の整数）のアナログスイッチを並列に接続して構成され、

前記ゲイト信号線側駆動回路は、ゲイト信号線に直接接続されたバッファを有しており、前記バッファは、 $z$ 個（ $z$ は2以上の整数）のバッファを並列に接続して構成され、

前記画素マトリクス回路、前記ソース信号線側駆動回路、および前記ゲイト信号線側駆動回路は、珪素膜を用いた複数のTFTによって構成され、前記珪素膜は、線状レーザを走査することによって結晶化され、前記アナログスイッチおよび前記バッファを構成する前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して斜めであることを特長とする半導体表示装置。

【請求項2】 前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して概略45°であることを特徴とする請求項1に記載の半導体表示装置。

## 【請求項3】画素マトリクス回路と、

ソース信号線側駆動回路と、  
ゲイト信号線側駆動回路と、を備えた半導体表示装置であって、前記ソース信号線側駆動回路は、ソース信号線に直接接続されたアナログスイッチを有しており、前記アナログスイッチは、 $y$ 個（ $y$ は2以上の整数）のアナログスイッチを並列に接続して構成され、

前記ゲイト信号線側駆動回路は、ゲイト信号線に直接接続されたバッファを有しており、前記バッファは、 $z$ 個（ $z$ は2以上の整数）のバッファを並列に接続して構成され、

前記画素マトリクス回路、前記ソース信号線側駆動回路、および前記ゲイト信号線側駆動回路は、珪素膜を用いた複数のTFTによって構成され、

前記珪素膜は、線状レーザを走査することによって結晶化され、

前記アナログスイッチおよび前記バッファを構成する前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して斜めであることを特長とする半導体表示装置。

【請求項4】 前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して概略45°であることを特徴とする請求項1に記載の半導体表示装置。

## 【請求項5】画素マトリクス回路と、

ソース信号線側駆動回路と、

ゲイト信号線側駆動回路と、を備えた半導体表示装置であって、

前記ソース信号線側駆動回路は、バッファとソース信号線に直接接続されたアナログスイッチとを有しており、前記バッファは $x$ 個（ $x$ は2以上の整数）のバッファを並列に接続して構成され、前記アナログスイッチは、 $y$ 個（ $y$ は2以上の整数）のアナログスイッチを並列に接続して構成され、

前記ゲイト信号線側駆動回路は、ゲイト信号線に直接接続されたバッファを有しており、前記バッファは、 $z$ 個（ $z$ は2以上の整数）のバッファを並列に接続して構成され、

前記画素マトリクス回路、前記ソース信号線側駆動回路、および前記ゲイト信号線側駆動回路は、珪素膜を用いた複数のTFTによって構成され、前記アナログスイッチおよび前記バッファを構成する前記複数のTFTのキャリア移動方向は、画素マトリクス回路の行方向と列方向とに対して斜めであることを特長とする半導体表示装置。

【請求項6】 前記複数のTFTのキャリア移動方向は、画素マトリクス回路の行方向と列方向とに対して概略45°であることを特徴とする請求項5に記載の半導体表示装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

【0002】本発明は、薄膜トランジスタを用いた半導体表示装置に関する。特に線状のレーザビームを用い、複数の薄膜トランジスタをその特性のバラツキ無く作製する技術に関する。

## 【0003】

## 【従来の技術】

【0004】近年、半導体素子、特に薄膜トランジスタ（以下TFTと呼ぶ）の作製プロセスの低温化に関して盛んに研究が進められている。その大きな理由としては、安価で加工性に富んだガラス等の絶縁基板上に半導体素子を形成する必要性が生じてきたからである。また、素子の微小化や素子の多層化を進める観点からも半導体素子の作製プロセスの低温化が求められている。

【0005】高性能の半導体素子の作製プロセスにおいては、半導体材料に含まれる非晶質成分もしくは非晶質半導体材料を結晶化させる工程が必要となる。また、もともと結晶性であったものの、イオンを照射したために結晶性が低下した半導体材料の結晶性を回復させる工程や、より結晶性を向上させる工程が必要となることもある。従来、このような目的のためには熱的なアニール（熱アニール）が用いられていた。半導体材料として珪素を用いる場合には、600℃から1100℃の温度で0.1～48時間、もしくはそれ以上の時間のアニール

をおこなうことによって、非晶質の結晶化、結晶性の回復、結晶性の向上等がなされてきた。

【0006】上記のような熱アニールは、一般に温度が高いほど処理時間は短くて済むが、500℃以下の温度ではほとんど効果はなかった。したがって、作製プロセスの低温化の観点からは、従来、熱アニールによってなされていた工程を他の手段によって置き換えることが必要とされていた。特に基板としてガラス基板を用いた場合には、ガラス基板の耐熱温度が600℃程度であることから、この温度以下の温度で従来の熱アニールに匹敵する手段が必要とされていた。

【0007】最近、上述したような要求を満たす方法として、半導体材料にレーザ光を照射することにより、各種アニールを行う技術が注目されてきた。レーザ光の照射による熱アニールにおいては、所望の箇所にのみ限定して熱アニールに匹敵する高いエネルギーを与えることができるので、基板全体を高い温度にさらす必要がないという利点がある。

【0008】レーザ光の照射に関しては、大きく分けて2つの方法が提案されている。

【0009】第1の方法はアルゴンイオン・レーザ等の連続発振レーザを用いたものであり、スポット状のビームを半導体材料に照射する方法である。これはビーム内部でのエネルギー分布の差、およびビームの移動によって、半導体材料が溶融した後、緩やかに凝固することを利用して、半導体材料を結晶化させる方法である。

【0010】第2の方法はエキシマーレーザのごときパルス発振レーザを用いて、大エネルギーレーザパルスを半導体材料に照射し、この際半導体材料が瞬間的に溶融し、凝固することによって結晶成長が進行することを利用する方法である。

【0011】

【発明が解決しようとする課題】

【0012】第1の方法の問題点は処理に時間がかかることであった。これは連続発振レーザの最大エネルギーが限られたものであるため、ビームスポットのサイズがせいぜいmm角単位であるためである。これに対して第2の方法では、レーザの最大エネルギーは非常に大きく、数cm角以上の大きなスポットを用いて、より量産性を上げることができる。

【0013】しかしながら、通常用いられる正方形もしくは長方形の形状のビームでは、大きな面積の基板全体を処理するには、ビームを上下左右に移動させる必要があり、量産性の面（スループットの面で）依然として問題が残存していた。

【0014】そこで、ビームの形状を線状に変形して、ビームの幅を処理すべき基板を越える長さとし、このビームを基板に対して相対的に走査する方法を採用することによって、スループットを大きく改善することができる。ここでいう走査とは、線状レーザをすこしずつずら

して重ねながら照射することを言う。

【0015】しかしながら、線状のパルスレーザを少しずつずらしながら重ねて照射する上記技術によると、どうしてもレーザ照射された半導体材料の表面に線状の縞が発生してしまう。これらの縞は半導体材料上に形成された素子もしくは将来形成される素子の特性に大きな悪影響を及ぼす。特に、基板上に複数の素子を形成し、それらの素子1つ1つの特性を均一にしなければならない時に深刻な問題となる。このような場合、縞模様1本1本では特性は均質なのだが、縞同士の間にはバラツキが生じているのである。

【0016】このように線状のレーザ光を用いたアニール方法においてもその照射効果の均一性が問題となる。ここでいう均一性が高いということは、基板上のどの部分に素子を形成しても同じ様な素子特性がでるということを目指す。均一性を高めるということは、半導体材料の結晶性を均質にするということである。この均一性を高めるために以下のような工夫がなされている。

【0017】レーザ照射効果の不均一性を緩和するには、強いパルスレーザ光の照射（以下本照射と呼ぶ）の前に、それよりも弱いパルスレーザ光の予備的な照射（以下予備照射と呼ぶ）をおこなうと均一性が向上するればよいことが分かっている。この効果は非常に高く、バラツキを抑えて半導体デバイス回路の特性を著しく向上させることができる。

【0018】なぜ、予備照射が膜の均一性維持に効果的かということ、前述のような非晶質部分を含んだ半導体材料の膜は、レーザエネルギーの吸収率が多結晶膜や単結晶膜とかなり異なるような性質を有しているからである。つまり、1回目の照射で膜に残っている非晶質部分を結晶化して、さらに2回目の照射では全体的な結晶化を促進させるのが、2段階照射の作用である。このように、ゆるやかに結晶化を促進させることで、線状レーザ照射により半導体材料上にできる縞状のむらをおさえることができる。この工夫によって、レーザ光の照射効果の均一性はかなり向上し、上述した縞模様も見た目には比較的目立たなくすることができる。

【0019】しかしながら、アクティブマトリクス型の半導体表示装置、例えば液晶表示装置のように多数（数百万～数千万の単位）の薄膜トランジスタをガラス基板上に作製しなければならないような場合は、上記のような2段階照射によるレーザ照射方法であっても、その効果の均一性の面で満足できるものではなかった。

【0020】ここで、従来のアクティブマトリクス型液晶表示装置の概略構成図を図8に示す。図8において、801はソース信号線側シフトレジスタ、802および803はバッファ（インバータ）、804はアナログスイッチ、805はビデオ信号線、806はソース信号線、807はゲート信号線側シフトレジスタ、808はバッファ（インバータ）、809はゲート信号線、81

0は画素TFT、811は液晶である。また、図9(a)および(b)には、バッファ(インバータ)802、803および808とアナログスイッチ804との回路図が示されている。

【0021】図8(a)のバッファにおいて、INはシフトレジスタからのタイミング信号が入力されることを示し、OUTはその反転信号が出力されることを示す。また、Vddは定電源電圧である。図8(b)のアナログスイッチにおいて、INはバッファからの信号が入力されることを示し、INbはその反転信号が入力されることを示す。また、VIDEO INには、ビデオ信号線からのビデオ信号が入力され、VIDEO OUTからはビデオ信号が出力されることが示される。

【0022】図8を参照する。ソース信号線側シフトレジスタ801は、バッファ802に順次タイミング信号を供給する。前記タイミング信号は、バッファ802によって増幅され、アナログスイッチ804の開閉を制御する。アナログスイッチ804によってビデオ信号線805より映像信号が取り込まれ、ソース信号線806を介して対応する画素TFT810に映像信号が供給される。ゲート信号線側シフトレジスタ807から順次供給されるタイミング信号に基づいてバッファ808はゲート信号線809に走査信号を対応する画素TFT810に供給する。よって、走査信号と映像信号とが供給された(つまり選択された)画素TFT810は、ドレイン領域に接続されている画素電極より液晶811に電圧を供給し、液晶が駆動される。この時、液晶を透過する透過光強度の変化が生じ、これが映像となる。

【0023】上述したアクティブマトリクス型液晶表示装置において、特に画質の劣化(表示むら)を引き起こすものとして、アナログスイッチやバッファなどの特性のばらつきがある。

【0024】それは、高精細・高解像度のアクティブマトリクス型液晶表示装置を実現するには、ソース信号線およびゲート信号線の負荷容量が大きくなることを避けることができないという事実による。負荷容量が大きいソース信号線を駆動するためには、容量の大きなアナログスイッチが必要となる。また、容量の大きなアナログスイッチを動作させるためには、容量の大きなバッファが必要となってくる。容量の大きなアナログスイッチあるいはバッファを薄膜トランジスタ(TFT)で作製する場合、容量の大きな、つまりチャネル幅の大きなTFTが必要となる。チャネル幅の大きなTFTは、素子内での結晶性のばらつきが生じてしまい、その結果、TFTごとにしきい値電圧のばらつきが生じてしまう。よって、複数のTFTによって構成されるアナログスイッチあるいはアナログバッファの特性にばらつきが生じてくるのは必至である。このことによって、ソース信号線ごとに、特性のばらつきがあるアナログスイッチやアナログバッファが存在することとなり、それらの特性のばら

つきがそのまま液晶への印加電圧のばらつきに結びつく。このことが、表示装置全体としての表示むらとなって現れる。

【0025】また、TFTのサイズ(チャネル幅)が大きすぎると、TFTの中央部分はチャネルとして機能するが、その端部はチャネルとして機能せず、TFTの劣化が加速されることがある。

【0026】さらに、TFTのサイズが大きいと、TFTの自己発熱が大きくなり、しきい値の変化や劣化が生じることに繋がる。

【0027】また、ゲート信号線を駆動するためのバッファにおいても、容量の大きなものが用いられなければならない。その特性のばらつき、劣化、自己発熱などが表示むらに繋がることはソース信号線の場合と同様である。

【0028】よって、特に、アクティブマトリクス型液晶表示装置の場合、TFTの不均一性は画質の著しい劣化(表示むら)を引き起こし、製品の歩留まりを下げる最も大きな原因の一つとなっているのである。

【0029】本発明は上記問題を鑑みてなされたものであり、薄膜トランジスタの不均一性によって生じる表示むらを防ぎ、高画質を実現できるアクティブマトリクス型の半導体表示装置を提供するものである。

【0030】

【課題を解決するための手段】

【0031】そこで、本発明では、アクティブマトリクス型の半導体表示装置の画質を直接左右する重要な部分である、アナログスイッチやバッファなどを構成するTFTの特性のばらつきを防ぐことによって、画質の劣化を防ぐようにする。具体的には、アナログスイッチやバッファなどを構成するTFTをチャネル幅の小さな複数のTFTに分割し、並列接続させている。

【0032】そして、TFTを作製する際の半導体活性層の結晶化に用いられる、線状のレーザ(レーザビーム)の走査方向、即ち線に直角な方向に対してTFTの活性層、つまりはキャリアの移動方向が斜めになるように配置(パターンニング)する。

【0033】上述したように、線状レーザビームの走査方向に対してTFTの活性層が斜めになるように配置すると、個々のTFT特性のばらつきが減少することが知られている。よって、画質を直接左右するアナログスイッチやバッファ等の特性のばらつきを減少させることができる。

【0034】以下に本発明の構成を説明する。

【0035】本発明のある実施形態によると、画素マトリクス回路と、ソース信号線側駆動回路と、ゲート信号線側駆動回路と、を備えた半導体表示装置であって、前記ソース信号線側駆動回路は、バッファとソース信号線に直接接続されたアナログスイッチとを有しており、前記バッファはx個(xは2以上の整数)のバッファを並

列に接続して構成され、前記アナログスイッチは、 $y$ 個 ( $y$ は2以上の整数) のアナログスイッチを並列に接続して構成され、前記ゲイト信号線側駆動回路は、ゲイト信号線に直接接続されたバッファを有しており、前記バッファは、 $z$ 個 ( $z$ は2以上の整数) のバッファを並列に接続して構成され、前記画素マトリクス回路、前記ソース信号線側駆動回路、および前記ゲイト信号線側駆動回路は、珪素膜を用いた複数のTFTによって構成され、前記珪素膜は、線状レーザを走査することによって結晶化され、前記アナログスイッチおよび前記バッファを構成する前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して斜めであることを特長とする半導体表示装置が提供される。このことによって上記目的が達成される。

【0036】前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して概略45°であるようにしてもよい。

【0037】本発明のある実施形態によると、画素マトリクス回路と、ソース信号線側駆動回路と、ゲイト信号線側駆動回路と、を備えた半導体表示装置であって、前記ソース信号線側駆動回路は、ソース信号線に直接接続されたアナログスイッチを有しており、前記アナログスイッチは、 $y$ 個 ( $y$ は2以上の整数) のアナログスイッチを並列に接続して構成され、前記ゲイト信号線側駆動回路は、ゲイト信号線に直接接続されたバッファを有しており、前記バッファは、 $z$ 個 ( $z$ は2以上の整数) のバッファを並列に接続して構成され、前記画素マトリクス回路、前記ソース信号線側駆動回路、および前記ゲイト信号線側駆動回路は、珪素膜を用いた複数のTFTによって構成され、前記珪素膜は、線状レーザを走査することによって結晶化され、前記アナログスイッチおよび前記バッファを構成する前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して斜めであることを特長とする半導体表示装置が提供される。このことによって上記目的が達成される。

【0038】前記複数のTFTのキャリア移動方向は、線状レーザの走査方向に対して概略45°であるようにしてもよい。

【0039】本発明のある実施形態によると、画素マトリクス回路と、ソース信号線側駆動回路と、ゲイト信号線側駆動回路と、を備えた半導体表示装置であって、前記ソース信号線側駆動回路は、バッファとソース信号線に直接接続されたアナログスイッチとを有しており、前記バッファは $x$ 個 ( $x$ は2以上の整数) のバッファを並列に接続して構成され、前記アナログスイッチは、 $y$ 個 ( $y$ は2以上の整数) のアナログスイッチを並列に接続して構成され、前記ゲイト信号線側駆動回路は、ゲイト信号線に直接接続されたバッファを有しており、前記バッファは、 $z$ 個 ( $z$ は2以上の整数) のバッファを並列に接続して構成され、前記画素マトリクス回路、前記ソ

ース信号線側駆動回路、および前記ゲイト信号線側駆動回路は、珪素膜を用いた複数のTFTによって構成され、前記アナログスイッチおよび前記バッファを構成する前記複数のTFTのキャリア移動方向は、画素マトリクス回路の行方向と列方向とに対して斜めであることを特長とする半導体表示装置が提供される。このことによって上記目的が達成される。

【0040】前記複数のTFTのキャリア移動方向は、画素マトリクス回路の行方向と列方向とに対して概略45°であるようにしてもよい。

【0041】ここで、以下の実施例をもって本発明の詳細について説明する。なお、以下の実施例は本発明のある実施形態にすぎず、本発明はこれらに限定されるわけではない。

【0042】

【実施例】

【0043】(実施例1)

【0044】本実施例では、ソース信号線に直接接続されているアナログスイッチと、アナログスイッチを制御する最終段のバッファと、ゲイト信号線に直接接続されているバッファとをそれぞれ3つに分割し、並列接続させた場合のアクティブマトリクス型液晶表示装置について説明する。

【0045】図1を参照する。101はソース信号線側シフトレジスタ、102は最終段のバッファ、103はバッファ102からの信号の反転信号を作る為のバッファ、104はアナログスイッチ、105はビデオ信号線、106はソース信号線、107はゲイト信号線側シフトレジスタ、108は最終段のバッファ、109はゲイト信号線(走査線)、110は画素TFT、111は液晶である。なお、図1には説明の便宜上、ソース信号線に直接接続されているアナログスイッチ104および最終段のバッファ102および103と、ゲイト信号線に直接接続されている最終段のバッファ108のみが示されており、その他の回路は省略されているが、必要に応じて他の回路が設けられ得る。なお、本実施例のアクティブマトリクス型液晶表示装置の画素数は、横640×縦480×RGBとした。

【0046】本実施例のアクティブマトリクス型液晶表示装置は、ソース信号線側駆動回路のうち、最終段のバッファ102および103は、それぞれ3つのバッファ102-1~102-3、103-1~103-3が並列に接続された構成をとる。3つのバッファ102-1~102-3を構成するTFTのチャネル幅は、おおおよそ100 $\mu$ mである。よって、最終段のバッファ102は、チャネル幅がおおよそ300 $\mu$ mである1つのTFTによって構成される場合と同等の容量を確保している。また、最終段のバッファ103に関しても上述した通りである。

【0047】また、アナログスイッチ104は、3つの



アナログスイッチ104-1~104-3が並列に接続された構成をとる。3つのアナログスイッチ104-1~104-3を構成するTFTのチャンネル幅は、おおよそ170 $\mu$ mである。よって、アナログスイッチ104は、チャンネル幅がおおよそ10 $\mu$ mである1つのTFTによって構成される場合と同等の容量を確保している。

【0048】さらに、ゲイト信号線側駆動回路において、最終段のバッファ108は、それぞれ3つのバッファ108-1~108-3が並列に接続された構成をとる。3つのバッファ108-1~108-3を構成するTFTのチャンネル幅は、おおよそ170 $\mu$ mである。よって、最終段のバッファ108は、チャンネル幅がおおよそ10 $\mu$ mである1つのTFTによって構成される場合と同等の容量を確保している。

【0049】ここで、図2に、アナログスイッチ104の回路図を示す。図2(a)は、アナログスイッチ104の回路図であり、INはバッファ102からの信号が入力されることを示し、INbはその反転信号(バッファ103からの信号)が入力されることを示す。また、VIDEO INには、ビデオ信号線105からのビデオ信号が入力され、VIDEO OUTからはビデオ信号がソース信号線へ出力されることが示されている。

【0050】また、図2(b)は、図2(a)に示されるアナログスイッチ104をTFTによって構成した回路図が示されている。アナログスイッチ104は、3つのアナログスイッチ104-1~104-3によって構成されていることは上述した通りである。アナログスイッチ104-1~104-3は、それぞれ、1つのNチャンネル型TFTと1つのPチャンネル型TFTとが並列に接続された構成をとる。なお、これら3つのアナログスイッチ104-1~104-3は、入力(IN、INb、VIDEO IN)と出力(VIDEO OUT)とを共通にしていることが示されている。

【0051】次に図3を参照する。図3(a)および(b)には、バッファ102の回路図が示されている。図3(a)および(b)において、INはシフトレジスタからのタイミング信号が入力されることを示し、OUTはその反転信号が出力されることを示す。また、Vdは定電源電圧である。図3(a)に示されるように、バッファ102は3つのバッファ102-1~102-3が並列接続された構成をとる。また、図3(b)は、図3(a)に示されるバッファ102をTFTによって構成した回路図が示されている。バッファ102を構成するいずれのTFTのゲイト電極も同じ入力信号が入力されることがわかる。

【0052】次に、本実施例のアクティブマトリクス型液晶表示装置を構成するTFTの配置について説明する。図4を参照する。図4は、図1に示した本実施例のアクティブマトリクス型液晶表示装置のTFTの配置を

模式的に示した図である。

【0053】図4において、401、402はそれぞれ、バッファ102を構成するTFTの活性層、ゲイト電極を示したものである。ここでは、バッファ103は省略されているが、バッファ102と同様の構成をとる。また、403、404はそれぞれ、アナログスイッチ104を構成するTFTの活性層、ゲイト電極を示したものである。また、405、406はそれぞれ、バッファ108を構成するTFTの活性層、ゲイト電極を示したものである。また、407、408はそれぞれ、画素マトリクス回路112を構成するTFTの活性層、ゲイト電極を示したものである。なお、409は、活性層を結晶化させる(レーザニールさせる)ときの線状レーザの形状を模式的に示したものである。また、図中には矢印で線状レーザの走査方向が示されている。

【0054】なお、図4においては、説明の便宜上、TFTはパターンニングされ、ゲイト電極が設けられた図となっているが、活性層を結晶化させる時は、活性層は図4に示されるようにパターンニングされているわけではなく、かつゲイト電極も形成されているわけではない。活性層のパターンニングおよびゲイト電極の形成は、結晶化の後に行われ得る。

【0055】図4に示されるように、バッファ102、アナログスイッチ104、およびバッファ108を構成する複数のTFTの活性層つまりはキャリアの移動方向が、線状のレーザ409の走査方向、即ち線に直角な方向に対して斜めになるように(本実施例では概略45度となるように)配置されていることがわかる。このような配置をとることによって、これらのTFTのばらつきを少なくすることができる。よって、上述した、バッファ102および103、アナログスイッチ104、およびバッファ108をチャンネル幅の小さな複数のTFTで構成することとあわせて、ばらつきを最小限にすることができる。

【0056】なお、画素マトリクス回路112を構成する複数のTFTの活性層、つまりキャリアの移動方向が、線状のレーザビーム409の走査方向、即ち線に直角な方向に対して平行になるように配置されていることがわかる。なお、図4に示されていない他の回路を構成するTFTも画素マトリクス回路112を構成するTFTと同様に配置されている。しかし、これらの回路を構成するTFTのばらつきが問題となる場合には、バッファ102やアナログスイッチ104のように、TFTの活性層つまりはキャリアの移動方向が、線状のレーザビーム409の走査方向、即ち線に直角な方向に対して斜めになるように(本実施例では概略45度となるように)配置しても良い。

【0057】本実施例では、ソース信号線側駆動回路においては、最終段のバッファ102および103は、それぞれ3つのバッファ102-1~102-3、103

1~103-3から成り、アナログスイッチ104は3つのアナログスイッチ104-1~104-3から成る。したがって、バッファ102および103を、それぞれひとつのバッファ回路で構成する場合と比較して、それぞれを構成する複数のTF Tのサイズ(チャネル幅)は3分の1で済む。よって、TF Tの自己発熱を小さくすることができ、自己発熱によるTF Tのしきい値の変化や劣化を防ぐことができる。かつ、仮に最終段のバッファを構成する3つのバッファのうち1あるいは2つが動作しなくなったとしても、残りの2つあるいは1つのバッファによって動作することができる。アナログスイッチ104に関しても同様のことが言える。

【0058】TF Tのサイズ(チャネル幅)は、大きければ大きいほどばらつきが生じ易くなることがわかってい。また、TF Tのサイズ(チャネル幅)が大きすぎると、TF Tの中央部分はチャネルとして機能するが、その端部はチャネルとして機能しないことがあるということが分かっている。この場合、TF Tの中央部分にキャリアの移動が集中し、TF Tの劣化が加速されることがわかってい。

【0059】しかし、本実施例のように、画質を直接左右するアナログスイッチやバッファをチャネル幅の小さな複数のTF Tで構成し、かつ容量を確保することによって、ばらつきを小さくし、自己発熱を小さくし、信頼性を高くし、かつ劣化を少くすることができる。

【0060】また、ソース信号線側駆動回路においては、ソース信号線に映像信号を供給するアナログスイッチの特性のばらつきが特に問題となることが多い。この場合は、最終段のバッファ102および103を構成する複数のTF Tのキャリアの移動方向が、本実施例の画素マトリクス回路のように、線状レーザの走査方向に対して平行になるようにしても良い。

【0061】次に、図5を参照する。図5には、本実施例のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板の全体図が示されている。

【0062】501は基板、502はシフトレジスタ、バッファ、およびアナログスイッチなどを備えたソース信号線側駆動回路、503はシフトレジスタおよびバッファなどを備えたゲート信号線側駆動回路、504は画素マトリクス回路、505はその他のロジック回路(LCDコントローラ、メモリなど)を備えた周辺回路を示す。また、506は線状レーザの形状が示されている。なお、図中には矢印で線状レーザの走査方向が示されている。

【0063】次に図6を参照する。図6には、アナログスイッチ104の回路パターン図が示されている。601および602は半導体活性層(シリコン層)であり、それぞれソース・ドレイン領域がNチャネル型、Pチャネル型になるようにイオン注入されている。603および604はゲート電極であり本実施例ではアルミニウム

が用いられている。なお、603および604には、シリコンを用いることもできる。605および606は第2配線を示し、本実施例ではアルミニウムが用いられている。607はソース信号線である。また、608で示されている黒く塗りつぶされている部分は第2配線と半導体活性層とが絶縁膜にコンタクトホールを介してコンタクトをとっている部分を示す。

【0064】なお、レーザニールの際の線状レーザの走査方向と、アナログスイッチを成する複数のTF Tとの相対配置が理解しやすいように、便宜上、線状レーザの形状が模式的に示されている。

【0065】なお、本実施例では、上述したように、線状レーザの走査方向と、活性層つまりはキャリアの移動方向が、斜めになるように(本実施例では45度となるように)配置されているが、斜めに配置されれば良く、これに限定されるわけではない。

【0066】また、ソース信号線側駆動回路においては、アナログスイッチ104のばらつきが特に問題となるので、アナログスイッチ104を構成する複数のTF Tの配置のみ、本実施例のように線状レーザの走査方向に対して斜めとし、バッファ102を構成する複数のTF Tの配置を、線状レーザの走査方向に対して平行にしても良い。

【0067】なお、本実施例のアクティブマトリクス型液晶表示装置の作製工程公知のものをいれれば良い。例えば、本出願人による特開平8-172049号公報に詳しく説明されている。

【0068】以下に簡単に、製造工程および用いたレーザについて説明する。

【0069】まず、ガラス基板上に成膜された非晶質珪素膜を結晶化させる。本実施例に示す構成においては、加熱により結晶化された結晶性珪素膜に対してさらに線状のレーザ光を照射することにより、その結晶性を高める。

【0070】本実施例のアクティブマトリクス型液晶表示装置の作製に用いたレーザは、KrFエキシマレーザ(波長248nm、パルス幅30ns)である。勿論、他のエキシマレーザ、さらには他の方式のレーザを用いることもできる。

【0071】レーザ光は発振器で発振され、全反射ミラーを経由して増幅器で増幅され、さらに全反射ミラーを経由して光学系に導入される。

【0072】光学系に入射する直前のレーザ光のビームパターンは、 $3 \times 2 \text{ cm}^2$ 程度の長方形を有している。このレーザ光を光学系に通すことによって、長さ10~30cm、幅0.1~1cm程度の細長いビーム(線状ビーム)を得ることができる。光学系を経たレーザ光のエネルギーは最大で1000mJ/ショット程度のエネルギーを有している。

【0073】加工されたレーザ光を半導体薄膜が形成さ

れた基板に照射し、かつ基板を1方向に移動させることで、基板全体に対してレーザ光を照射することができ、レーザ光が照射される基板が配置されるステージはコンピュータにより制御されており線状のレーザ光に対して直角方向に必要とする速度で動くよう設計されている。このようにして、半導体薄膜の結晶化を行う。

【0074】なお、本実施例では、最終段のバッファやアナログスイッチは、チャネル幅の小さなTFTで構成された回路を3つ並列に接続することによって、特性のばらつきを防いでいるが、これに限定されるわけではない。つまり、ソース信号線側の最終段のバッファが、チャネル幅の小さなTFTで構成されたx個のバッファを並列に接続した構成としても良い。また、ソース信号線側のアナログスイッチが、チャネル幅の小さなTFTで構成されたy個のアナログスイッチを並列に接続した構成としても良い。また、ゲート信号線側のバッファが、チャネル幅の小さなTFTで構成されたz個のバッファを並列に接続した構成としても良い。これらの場合は、さらに特性のばらつきを小さくすることができる。

【0075】また、画素数の増加に伴い、バッファやアナログスイッチに必要な容量は変化する。これに従い、それぞれを幾つの小さなバッファやアナログスイッチで構成するかが異なってくる。

【0076】(実施例2)

【0077】実施例1で述べた本発明のアクティブマトリクス型液晶表示装置は、高精細・高解像度のアクティブマトリクス型液晶表示装置に十分対応でき、その画素数は、今後のATV (Advanced TV) に対応できる程莫大である。よって、XGA以上のもの、例えば、横1920×縦1280のような解像度を有するアクティブマトリクス型液晶表示装置にも対応できる。

【0078】(実施例3)

【0079】また、上記実施例1および2で述べたアクティブマトリクス型の液晶表示装置は、透過型のアクティブマトリクス型液晶表示装置にも、反射型のアクティブマトリクス型液晶表示装置にも用いられ得る。また、液晶材料にしきい値なしの反強誘電性液晶を用いることもできる。また、液晶材料に強誘電性液晶を用い、特殊な配向膜などによって強誘電性液晶のメモリ効果を消去させた場合にも対応できる。

【0080】また、上記実施例1および2では、表示媒体として液晶を用いる場合について説明してきたが、印加電圧に応答して光学的特性が変調され得るその他のいかなる表示媒体を有する半導体表示装置に用いてもよい。例えば、エレクトロルミネセンス素子やエレクトロクロミクス素子などを表示媒体として用いてもよい。

【0081】また、上記実施例1および2に用いられるTFTは、トップゲート型でも良いし、逆スタガ型でも良い。

【0082】(実施例4)

【0083】上記実施例1～3の半導体表示装置には様々な用途がある。本実施例では、本発明のアクティブマトリクス型半導体表示装置を組み込んだ半導体装置について説明する。

【0084】このような半導体装置には、ビデオカメラ、スチルカメラ、プロジェクタ、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、携帯電話など)などが挙げられる。それらの一例を図7に示す。

【0085】図7(A)は携帯電話であり、本体701、音声出力部702、音声入力部703、半導体表示装置704、操作スイッチ705、アンテナ706で構成される。

【0086】図7(B)はビデオカメラであり、本体707、半導体表示装置708、音声入力部709、操作スイッチ710、バッテリー711、受像部712で構成される。

【0087】図7(C)はモバイルコンピュータであり、本体713、カメラ部714、受像部715、操作スイッチ716、半導体表示装置717で構成される。

【0088】図7(D)はヘッドマウントディスプレイであり、本体718、半導体表示装置719、バンド部720で構成される。

【0089】図7(E)はリア型プロジェクタであり、721は本体、722は光源、723は半導体表示装置、724は偏光ビームスプリッタ、725および726はリフレクター、727はスクリーンである。なお、リア型プロジェクタは、視聴者の見る位置によって、本体を固定したままスクリーンの角度を変えることができるのが好ましい。なお、半導体表示装置723を3個(R、G、Bの光にそれぞれ対応させる)使用することによって、さらに高解像度・高精細のリア型プロジェクタを実現することができる。

【0090】図7(F)はフロント型プロジェクタであり、本体728、光源729、半導体表示装置730、光学系731、スクリーン732で構成される。なお、半導体表示装置730を3個(R、G、Bの光にそれぞれ対応させる)使用することによって、さらに高解像度・高精細のフロント型プロジェクタを実現することができる。

【0091】

【発明の効果】

【0092】本発明によると、アクティブマトリクス型半導体表示装置の画像むらのおおきな原因の一つである、アナログスイッチやバッファなどの特性のばらつきを最小限にすることができ、高画質のアクティブマトリクスがな半導体表示装置が実現される。

【図面の簡単な説明】

【図1】 本発明のアクティブマトリクス型液晶表示装置の概略構成図である。

【図2】 本発明のアクティブマトリクス型液晶表示装置のアナログスイッチの回路図である。

【図3】 本発明のアクティブマトリクス型液晶表示装置の最終段のバッファの回路図である。

【図4】 本発明のアクティブマトリクス型液晶表示装置のTFTと線状レーザの相対配置を示した図である。

【図5】 本発明のアクティブマトリクス型液晶表示装置のアクティブマトリクス基板の全体図である。

【図6】 本発明のアクティブマトリクス型液晶表示装置のアナログスイッチの回路パターン図である。

【図7】 本発明のアクティブマトリクス型半導体表示装置を組み込んだ半導体装置の例である。

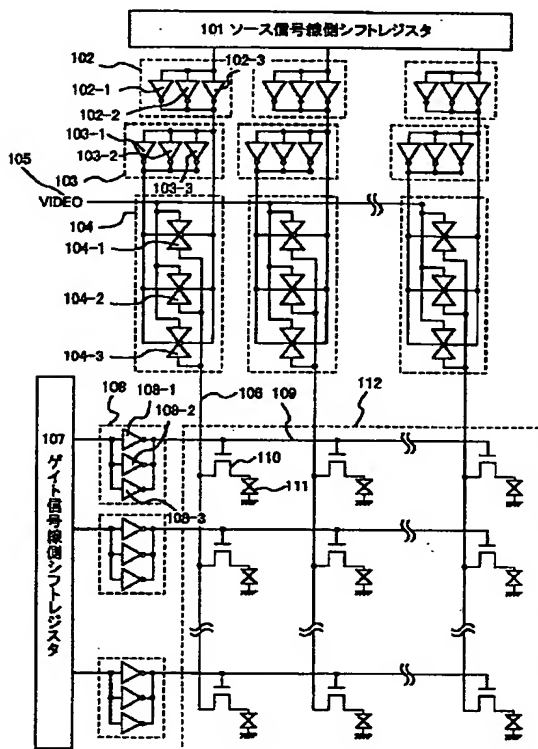
【図8】 従来のアクティブマトリクス型液晶表示装置の概略構成図である。

【図9】 バッファおよびアナログスイッチの回路図である。

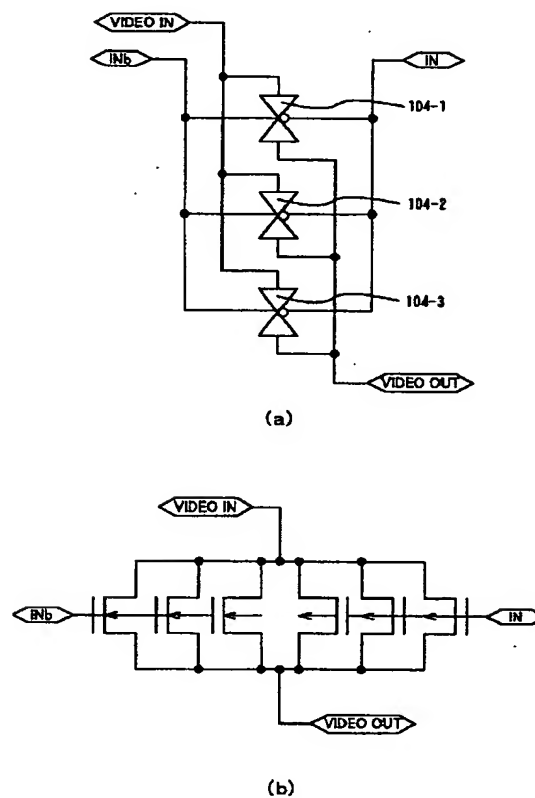
# 【符号の説明】

- 101 ソース信号線側シフトレジスタ
- 102 バッファ
- 103 バッファ
- 104 アナログスイッチ
- 105 ビデオ信号線
- 106 ソース信号線
- 107 ゲイト信号線側シフトレジスタ
- 108 バッファ
- 109 ゲイト信号線（走査線）
- 110 画素TFT
- 111 液晶
- 407 半導体活性層
- 408 ゲイト電極
- 409 線状レーザ

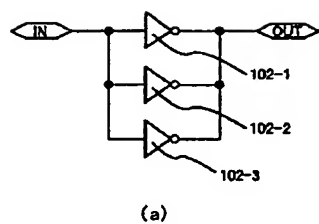
【図1】



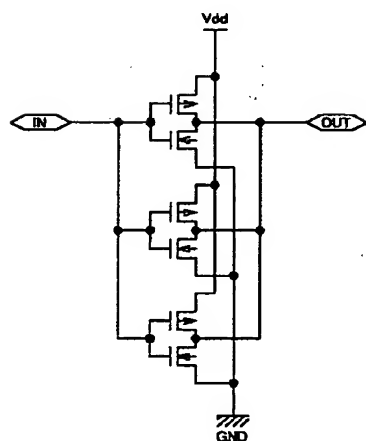
【図2】



【図3】

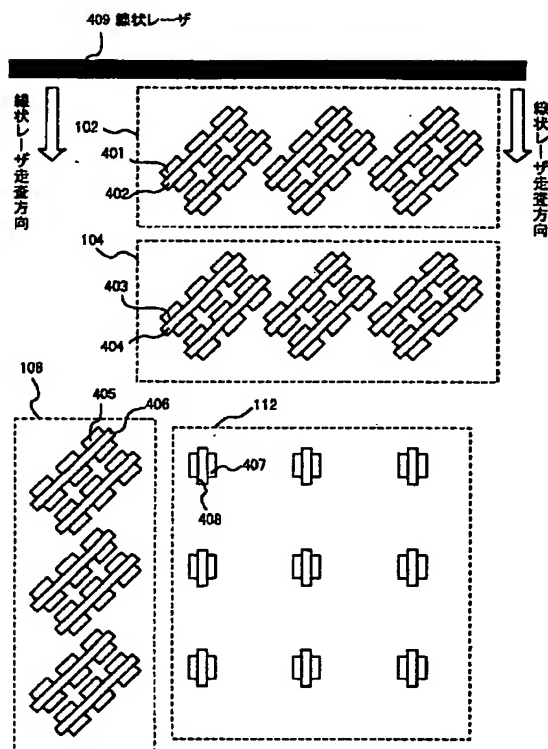


(a)

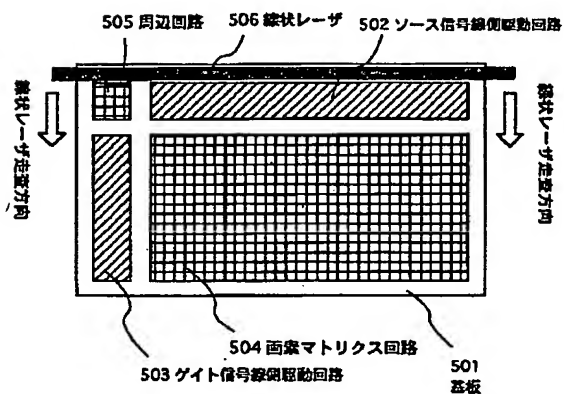


(b)

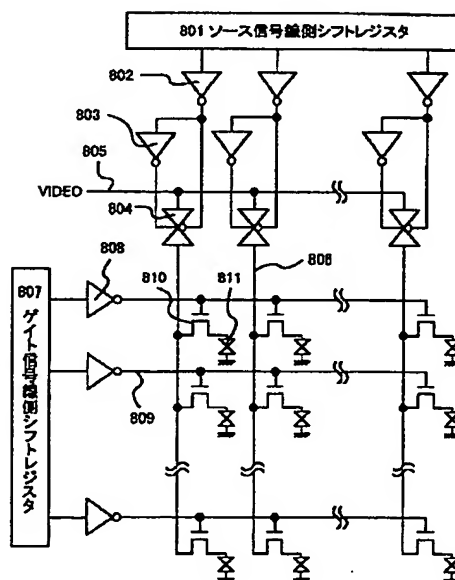
【図4】



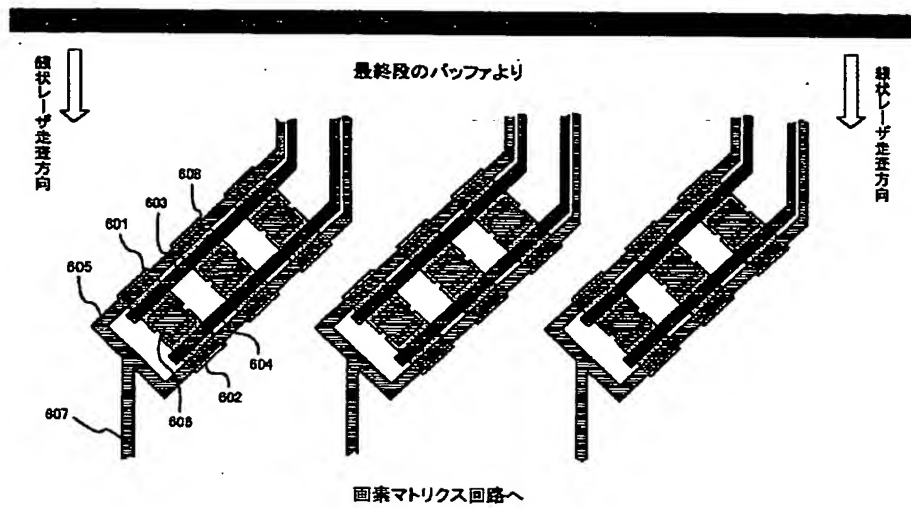
【図5】



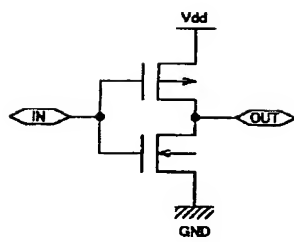
【図8】



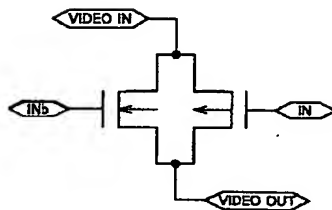
【図6】



【図9】

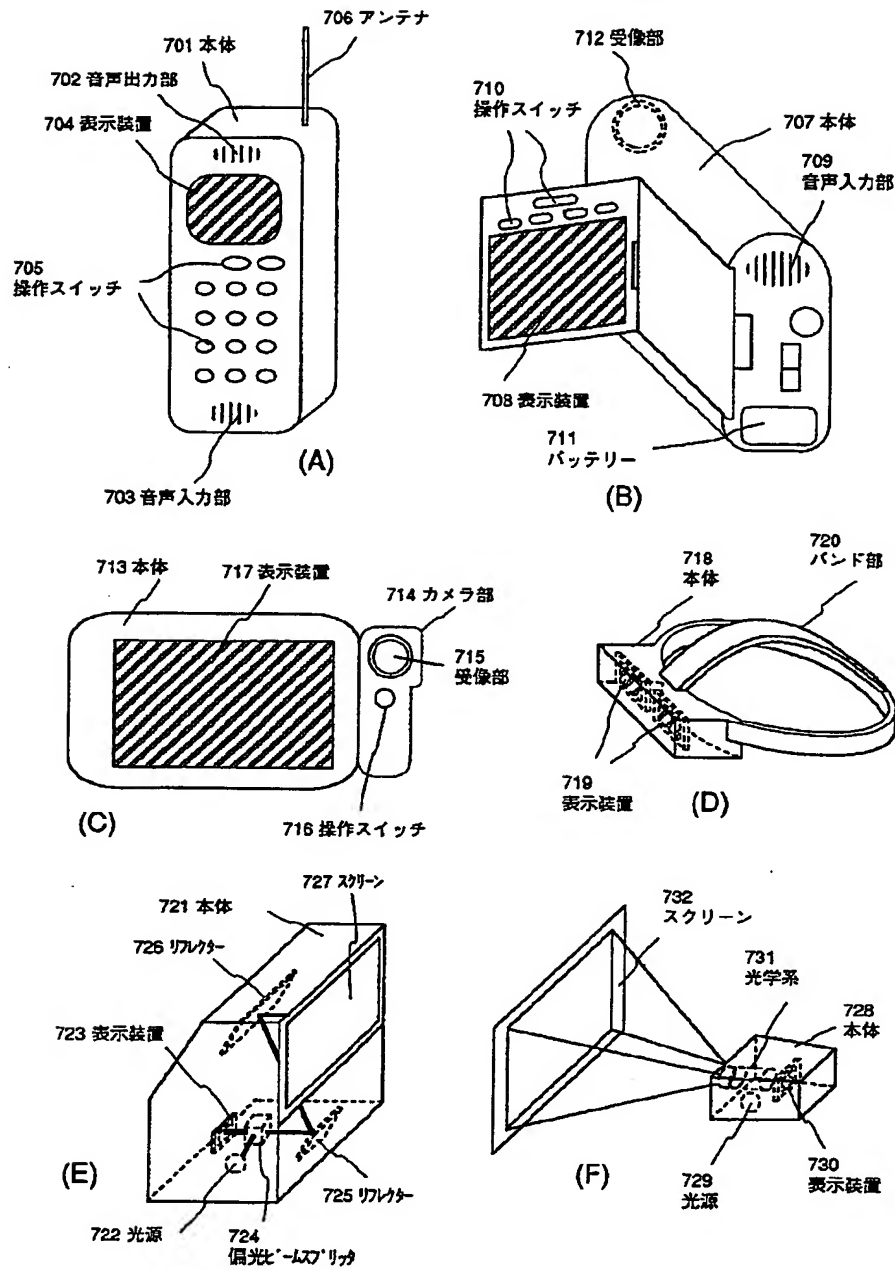


(a) バッファ



(b) アナログスイッチ

【図7】



THIS PAGE BLANK (USPTO)